florent.de-dinechin@insa-lyon.fr

ASR1, TD/TP: Séparation contrôle / chemin de donnée

L'objectif de ce TP (le dernier en Digital, promis) est d'appliquer la méthodologie systématique suivante pour la construction de circuits séquentiels complexes :

- 1. Écrire le problème sous forme algorithmique.
- 2. Placer sur une feuille Digital les opérateurs de calcul (facile) ET les registres qui contiennent des résultats intermédiaires (un peu plus dur). Tous les registres seront avec *reset* (ou *set*) et *enable*.
- 3. Dessiner le graphe état-transitions ¹ d'un automate qui donne au bon moment les bonnes valeurs aux signaux *enable* (et éventuellement à d'autres, comme des commandes de multiplexeurs)
- 4. Implémenter cet automate selon la méthodolgie vue en cours (encodage des états à votre bon cœur).
- 5. Diffuser horloge et reset à tout les registres.
- 6. Tester et débugger.

Mais commençons par l'antépénultimiène étape.

Exercice 1: Différents encodages des états pour un automate reconnaisseur :

Il s'agit ici de construire en Digital un circuit séquentiel reconnaissant le motif 111 : la sortie doit être à 1 sur un cycle si, lors des trois cycles précédents, l'entrée était à 1 (en tout cas sur le front montant de l'horloge, en fin de cycle). On utilisera **obligatoirement** la méthodologie suivante :

- 1. Quelles sont les entrées et les sorties du circuit séquentiel à construire? Dessiner sa boîte noire.
- 2. Dessiner un diagrame état-transitions décrivant le comportement du circuit à construire. On impose que *l'état suivant est calculé à partir de l'état courant et de l'entrée, et la sortie est calculée à partir de l'état courant uniquement*
- 3. Encoder les états sur le moins de bits possible.
- 4. En déduire la fonction de transition (donner sa table de vérité).
- 5. Dessiner sur papier le circuit, puis l'implanter dans Digital et tester.
- 6. Dans un autre composant, construire un circuit qui utilise un encodage one hot, ou patate chaude.
- 7. Dans un troisième composant, construire un bricolage plus simple que les deux précédents.
- 8. Tester l'égalité fonctionnelle de ces deux circuits.
- 9. Si un registre coûte 7 portes ², lequel des deux circuits coûte le moins cher?

Exercice 2: Un diviseur séquentiel : C'est bien parce qu'on vous a demandé la multiplication la dernière fois : si vous préférez reprendre la multiplication c'est bien aussi, et c'est un peu (beaucoup) plus simple.

Donc on veut calculer la division Euclidienne X=DQ+R où tous les nombres sont des entiers non signés sur 8 bits. Posez une division en binaire. Indice : c'est bien plus simple qu'en décimal.

Traduisez la en un algorithme à base de soustractions et de décalages. Indices :

- D ne bouge pas, et est soustrait à chaque étape à un registre 8 bits R
- R est initialisé à 0; il contiendra à la fin le reste de la division
- au début de chaque cycle, le bit de poids fort de R est 0; X et R sont décalés à gauche, le bit de poids faible de R devenant le bit de poids fort sorti de X.
- autrement dit, D ne bouge pas mais X bouge.

Votre circuit prendra en entrée les entiers naturels X_init et D_init sur 8 bits, un signal run et un signal d'horloge. Il produira en sortie les valeur « courantes » de Q et R, ainsi qu'un signal finished, initialement à 0, et qui passera à 1 dès que le calcul est terminé.

^{1.} Le monsieur veut dire "le dessin avec des patates et des flèches"

^{2.} Allez voir la page wikipedia du flip-flop